

Simulação VHDL no Digital

O simulador Digital ([hneemann/Digital: A digital logic designer and circuit simulator. \(github.com\)](https://github.com/hneemann/Digital)) não dispõe de capacidade nativa para a simulação de arquivos VHDL. Para isso é necessário instala uma ferramenta externa chamada GHDL.

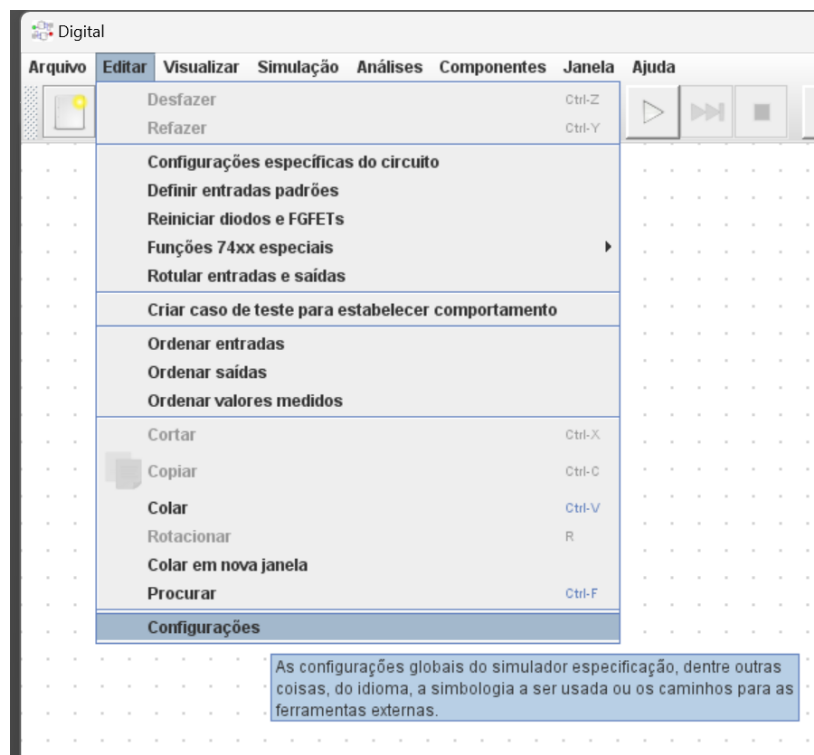


Este programa pode ser baixado no seguinte link:

<https://github.com/ghdl/ghdl/releases/download/v3.0.0/ghdl-MINGW32.zip>

Após baixar o GHDL descompacte o conteúdo do arquivo em um local fácil de encontrar. A pasta do simulador Digital é normalmente uma boa opção.

Agora é necessário configurar o Digital para utilizar o GHDL. No Digital selecione Editar, depois Configurações:



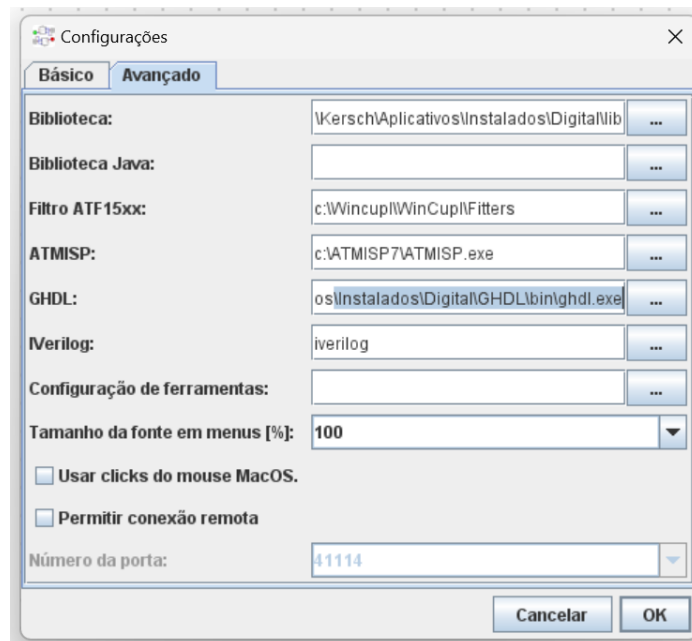
Na janela de configurações selecione a aba Avançado.

Na aba avançado encontre o campo GHDL.

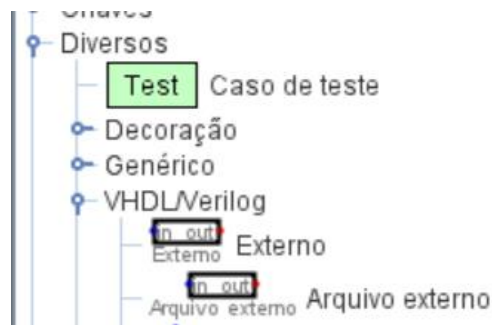
No final deste campo clique nos três pontinhos [...]

Uma janela irá se abrir. Nesta janela encontre a pasta onde você descompactou o arquivo baixado do GHDL.

Dentro da pasta GHDL existe uma pasta “bin”, e dentro desta pasta um arquivo executável chamado ghdl.exe. selecione este arquivo e clique em Abrir. Veja a figura a seguir.



Agora o Digital é capaz de simular circuitos digitais descritos em VHDL. Para isso é necessário utilizar um dos seguintes componentes:



O componente “Externo” permite digitar o VHDL no próprio Digital, enquanto o componente “Arquivo Externo” utiliza um arquivo separado para o VHDL.

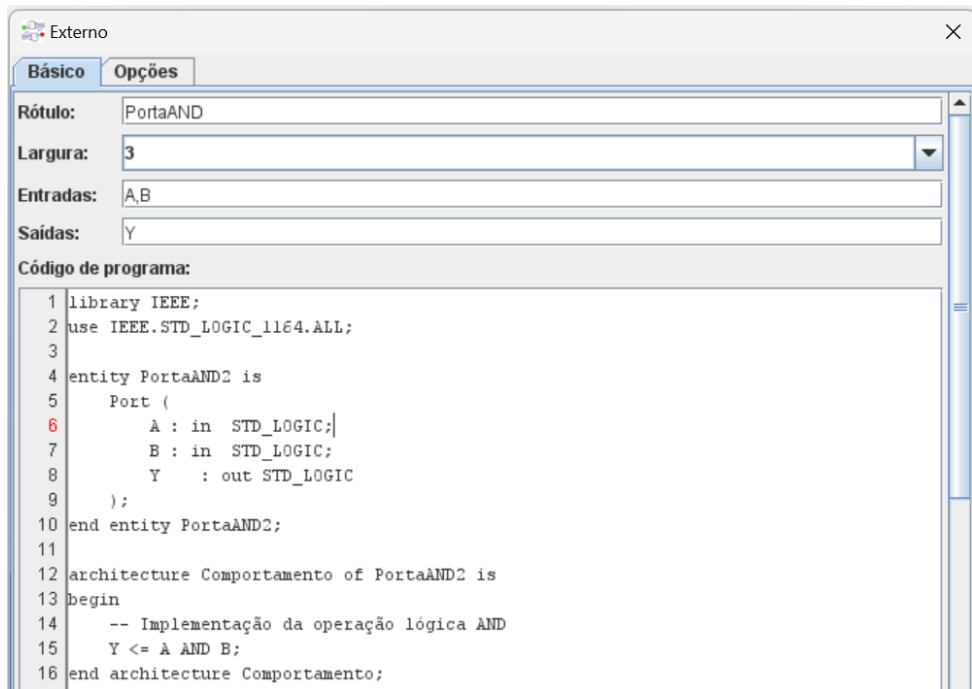
Como exemplo, vamos simular o seguinte programa.

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;

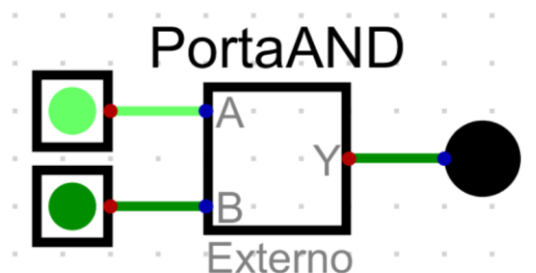
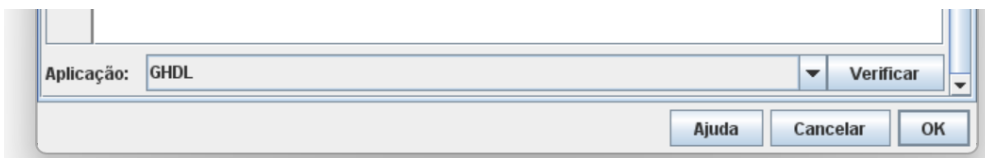
entity PortaAND2 is
  Port (
    A : in STD_LOGIC;
    B : in STD_LOGIC;
    Y : out STD_LOGIC
  );
end entity PortaAND2;

architecture Comportamento of PortaAND2 is
begin
  -- Implementação da operação lógica AND
  Y <= A AND B;
end architecture Comportamento;
```

Para utilizar o componente “Externo” é necessário fazer a seguinte configuração:



Após digitar o programa, na parte de baixo da janela, é necessário selecionar GHDL e clicar em verificar. Se tudo estiver correto basta clicar OK e rodar a simulação.



No caso de utilizar “Arquivo Externo”, o comportamento é semelhante, apenas o código VHDL deve estar no arquivo selecionado no campo Código de programa.

